

10/525039

PCT/KR 02/01758

0/KR 18.09.2002

REC'D 18 OCT 2002

WIPO PCT

대한민국 특허청

KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 :
Application Number

특허출원 2002년 제 49458 호
PATENT-2002-0049458

출원년월일 :
Date of Application

2002년 08월 21일
AUG 21, 2002

출원인 :
Applicant(s)

삼성전자 주식회사
SAMSUNG ELECTRONICS CO., LTD.



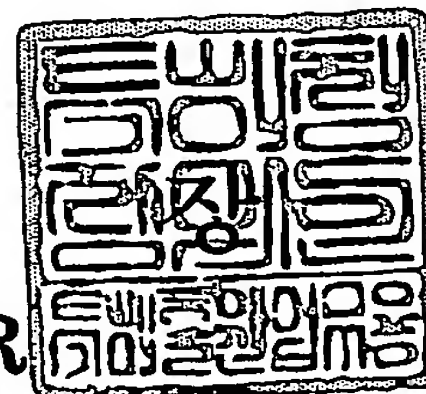
2002 년 09 월 18 일

특 허 청

COMMISSIONER

PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



【서지사항】

【서류명】

특허출원서

【권리구분】

특허

【수신처】

특허청장

【제출일자】

2002.08.21

【발명의 명칭】

박막 트랜지스터 어레이 기판 및 이를 포함하는 액정 표시 장치

【발명의 영문명칭】

A THIN FILM TRANSISTOR ARRAY PANEL, A LIQUID CRYSTAL DISPLAY INCLUDING THE PANEL

【출원인】

【명칭】

삼성전자 주식회사

【출원인코드】

1-1998-104271-3

【대리인】

【명칭】

유미특허법인

【대리인코드】

9-2001-100003-6

【지정된변리사】

김원근 , 박종하

【포괄위임등록번호】

2002-036528-9

【발명자】

【성명의 국문표기】

김상수

【성명의 영문표기】

KIM,SANG SOO

【주민등록번호】

560709-1177821

【우편번호】

135-968

【주소】

서울특별시 강남구 대치1동 삼성아파트 107동 202호

【국적】

KR

【발명자】

【성명의 국문표기】

김동규

【성명의 영문표기】

KIM,DONG GYU

【주민등록번호】

630901-1162114

【우편번호】

449-846

【주소】

경기도 용인시 수지읍 풍덕천리 1167번지 523동 1305호

【국적】

KR

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인
인 (인)

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	29,000	원		

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

절연 기판 상부에 가로 방향으로 뻗은 게이트선 및 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선이 형성되어 있으며, 가로 방향으로 뻗은 유지 전극선 및 유지 전극선에 연결되어 있으며 화소 영역의 가장자리에 위치하는 유지 전극을 포함하는 유지 배선이 형성되어 있다. 게이트 배선 및 유지 배선을 덮는 게이트 절연막 상부에는 반도체층 패턴이 형성되어 있으며, 게이트 절연막 또는 반도체층 패턴 상부에는 게이트선과 교차하여 화소 영역을 정의하는 데이터선, 데이터선에 연결되어 있으며 반도체층 패턴 상부에 위치하는 소스 전극, 게이트 전극을 중심으로 소스 전극과 마주하며 반도체층 상부에 위치하는 드레인 전극 및 게이트 절연막을 사이에 두고 유지 전극과 중첩하여 유지 축전기를 이루는 유지 축전기용 도전체 패턴을 포함하는 데이터 배선이 형성되어 있다. 데이터 배선을 덮는 보호막의 상부에는 드레인 전극 및 유지 축전기용 도전체 패턴과 전기적으로 연결되어 있는 화소 전극이 형성되어 있다.

【대표도】

도 1

【색인어】

유지용량, 개구율, 박막트랜지스터, 유지전극

【명세서】

【발명의 명칭】

박막 트랜지스터 어레이 기판 및 이를 포함하는 액정 표시 장치{A THIN FILM TRANSISTOR ARRAY PANEL, A LIQUID CRYSTAL DISPLAY INCLUDING THE PANEL}

【도면의 간단한 설명】

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 어레이 기판의 배치도이고,

도 2 및 도 3은 도 1에 도시한 박막 트랜지스터 기판을 II-II' 및 III-III' 선을 따라 잘라 도시한 단면도이고,

도 4는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 어레이 기판의 배치도이고,

도 5 및 도 6은 도 4에 도시한 박막 트랜지스터 기판을 V-V' 선 및 VI-VI' 선을 따라 잘라 도시한 단면도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <5> 본 발명은 박막 트랜지스터 어레이 기판 및 이를 포함하는 액정 표시 장치에 관한 것으로, 더욱 상세하게는 화소 전극과 중첩되어 유지 용량을 형성하는 유지 전극을 가지는 박막 트랜지스터 어레이 기판 및 이를 포함하는 액정 표시 장치에 관한 것이다.

<6> 현재 널리 사용되고 있는 평판 표시 장치 중의 하나로서 액정 표시 장치는 전기장을 생성하는 다수의 전극이 형성되어 있는 두 장의 기판과 두 기판 사이에 주입되어 있는 액정층, 각각의 기판의 바깥 면에 부착되어 빛을 편광시키는 두 장의 편광판으로 이루어지며, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다. 이는 액정이 갖는 여러 가지 성질 중에서 전압을 가하면 분자의 배열이 변하는 성질을 이용한 것인데, 빛의 투과 또는 반사를 이용하는 액정 표시 장치에서 액정은 자체 발광을 하지 않아 자체적으로 또는 외부적으로 광원이 필요하다.

<7> 이때, 박막 트랜지스터 어레이 기판(thin film transistor array panel)은 액정 표시 장치에서 각 화소를 독립적으로 구동하기 위한 회로 기판으로써 사용된다. 박막 트랜지스터 어레이 기판은 주사 신호를 전달하는 주사 신호 배선 또는 게이트 배선과 화상 신호를 전달하는 화상 신호선 또는 데이터 배선이 형성되어 있고, 게이트 배선 및 데이터 배선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터를 통하여 배선과 연결되어 화상을 표시하는데 사용하는 화소 전극을 포함한다. 또한, 화소 전극과 중첩되어 유지 축전기를 이루어 유지 용량을 형성하는 유지 전극을 포함하며, 이러한 유지 전극은 게이트 배선의 모양을 변경하여 형성할 수도 있으며, 게이트 배선과 분리하여 별도로 형성할 수도 있다.

<8> 이러한 액정 표시 장치는 광원으로부터 나오는 빛을 투과시켜 화상을 표시하므로 높은 개구율을 확보해야하는 것이 중요한 과제이다.

<9> 하지만, 유지 용량을 충분히 확보하기 위해서는 화소 전극과 중첩하는 유지 전극을 넓은 면적으로 형성해야 하는데, 이러한 경우에는 개구율이 감소하는 문제점이 발생한다

【발명이 이루고자 하는 기술적 과제】

<10> 본 발명이 이루고자 하는 기술적 과제는 유지 용량을 충분히 확보할 수 있는 동시에 높은 개구율을 가지는 박막 트랜지스터 어레이 기판 및 이를 포함하는 액정 표시 장치를 제공하는 것이다.

【발명의 구성 및 작용】

<11> 이러한 문제점을 해결하기 위하여 본 발명에서는 유지 전극을 블랙 매트릭스와 중첩되도록 배치하고, 유지 전극과 화소 전극 사이에 화소 전극과 연결되어 있는 유지 축전기용 도전체 패턴을 배치한다.

<12> 더욱 상세하게, 본 발명에 따른 박막 트랜지스터 어레이 기판에는, 절연 기판 상부에 게이트선 및 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선이 형성되어 있으며, 유지 전극선 및 유지 전극선에 연결되어 있으며 화소 영역의 가장자리에 위치하는 유지 전극을 포함하는 유지 배선이 형성되어 있다. 게이트 배선 및 유지 배선을 덮는 게이트 절연막 상부에는 반도체층 패턴이 형성되어 있으며, 게이트 절연막 또는 반도체층 패턴 상부에는 게이트선과 교차하여 화소 영역을 정의하는 데이터선, 데이터선에 연결되어 있으며 반도체층 패턴 상부에 위치하는 소스 전극, 게이트 전극을 중심으로 소스 전극과 마주하며 반도체층 상부에 위치하는 드레인 전극 및 게이트 절연막을 사이에 두고 유지 전극과 중첩하여 유지 축전기를 이루는 제1 유지 축전기용 도전체 패턴

을 포함하는 데이터 배선이 형성되어 있으며, 드레인 전극 및 제1 유지 축전기용 도전체 패턴과 전기적으로 연결되어 있는 화소 전극이 형성되어 있다.

<13> 이때, 드레인 전극과 제1 유지 축전기용 도전체 패턴은 서로 연결되어 있는 것이 바람직하며, 화소 영역의 가장자리에서 전단의 게이트선과 중첩되어 유지 축전기를 이루는 제2 유지 축전기용 도전체 패턴 또는 화소 전극과 드레인 전극 및 제1 유지 축전기용 도전체 패턴 사이에 형성되어 있는 보호막을 더 포함하는 것이 바람직하다.

<14> 이때, 소스 및 드레인 전극 사이의 채널부를 제외한 반도체층 패턴은 데이터 배선과 동일한 패턴을 가질 수 있으며, 반도체층 패턴과 데이터 배선 사이에 형성되어 있으며, 데이터 배선과 동일한 패턴을 가질 수 있다.

<15> 그러면, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<16> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

<17> 이제 본 발명의 실시예에 따른 박막 트랜지스터 어레이 기판 및 이를 포함하는 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

<18> 본 발명에 따른 액정 표시 장치에는 서로 교차하여 화소 영역을 정의하는 게이트선과 데이터선이 형성되어 있으며, 게이트선과 데이터선이 교차하는 부분에는 게이트선에 연결되어 있는 게이트 전극, 데이터선에 연결되어 있는 소스 전극 및 게이트 전극을 중심으로 소스 전극과 마주하는 드레인 전극을 포함하는 박막 트랜지스터가 형성되어 있다. 화소 영역에는 박막 트랜지스터를 통하여 데이터선과 전기적으로 연결되어 있는 화소 전극이 형성되어 있으며, 화소 전극과 중첩되어 유지 축전기를 이루는 유지 전극이 형성되어 있다. 이때, 유지 전극은 화소 영역의 가장자리에 위치하며, 화소 영역의 가장자리에서 화소 영역에 빛 투과 영역인 개구부를 가지는 블랙 매트릭스와 중첩되어 있다. 또한, 화소 영역의 가장자리에는 좁은 면적에서 유지 용량을 충분히 확보하기 위해 유지 전극과 화소 전극 사이에 위치하며 화소 전극과 전기적으로 연결되어 있는 유지 축전기용 도전체 패턴이 형성되어 있다. 이러한 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 어레이 기판의 구조에 대하여 구체적으로 설명하기로 한다.

<19> 먼저, 도 1 내지 도 3을 참고로 하여 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 어레이 기판의 구조에 대하여 상세히 설명한다.

<20> 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고, 도 2 및 도 3은 도 1에 도시한 박막 트랜지스터 어레이 기판을 II-II' 및 III-III' 선을 따라 잘라 도시한 단면도이다. 여기서, 점선으로 둘러싸인 부분은 블랙 매트릭스(BM)의 개구부이며, 빛이 투과되는 영역이다.

<21> 절연 기판(110) 위에 은 또는 은 합금 또는 알루미늄 또는 알루미늄 합금 등과 같이 저저항을 가지는 단일막 또는 이를 포함하는 다층막으로 이루어져 있는 게이트 배선과 유지 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있는 게이트선

(121), 게이트선(121)의 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가받아 게이트선으로 전달하는 게이트 패드(125) 및 게이트선(121)에 연결되어 있는 박막 트랜지스터의 게이트 전극(123)을 포함한다. 또한, 유지 배선은 가로 방향으로 뻗어 있으며, 박막 트랜지스터 어레이 기판과 마주하는 공통 기판에 형성되어 있는 공통 전극에 인가되는 공통 신호 또는 게이트 신호가 전달되는 유지 전극선(131) 및 유지 전극선(131)에 연결되어 있고 화소의 개구율을 향상시키기 위해 화소 영역의 가장자리에서 블랙 매트릭스(BM)와 중첩되어 있으며, 이후에 형성되는 화소 전극(190)에 연결되어 있는 유지 축전기용 도전체 패턴(177)과 중첩되어 유지 축전기를 이루는 유지 전극(133)을 포함한다. 여기서, 게이트 배선(121, 125, 123) 및 유지 배선(131, 133)이 다층막인 경우에는 하나의 막은 저저항을 가지는 배선용 도전 물질과 다른 물질과 접촉 특성이 우수한 패드용 도전 물질을 포함할 수 있다.

<22> 기판(110) 위에는 질화 규소(SiN_x) 따위로 이루어진 게이트 절연막(140)이 게이트 배선(121, 125, 123)을 덮고 있다.

<23> 게이트 전극(125)의 게이트 절연막(140) 상부에는 비정질 규소 또는 다결정 규소의 반도체로 이루어진 반도체층(150)이 형성되어 있으며, 반도체층(150)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항 접촉층(163, 165)이 각각 형성되어 있다.

<24> 저항 접촉층(163, 165) 및 게이트 절연막(140) 위에는 은 또는 은 합금 또는 알루미늄 또는 알루미늄 합금 등과 같이 저저항을 가지는 단일막 또는 이를 포함하는 다층막으로 이루어진 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 게이트선(121)과 교차하여 화소 영역을 정의하는 데이터선(171), 데이터선(171)의 분지

이며 저항 접촉층(163)의 상부까지 연장되어 있는 소스 전극(173), 데이터선(171)의 한 쪽 끝에 연결되어 있으며 외부로부터의 화상 신호를 인가받는 데이터 패드(179), 소스 전극(173)과 분리되어 있으며 게이트 전극(123)에 대하여 소스 전극(173)의 반대쪽 저항 접촉층(165) 상부에 형성되어 있는 드레인 전극(175)을 포함한다. 또한, 데이터 배선은 유지 용량을 충분히 확보하기 위해 이후에 형성되는 화소 전극(190)과 전기적으로 연결되는 동시에 화소의 개구율을 확보하기 위해 화소 영역의 가장자리에서 유지 전극(133)과 중첩되어 유지 용량을 형성하는 유기 축전기용 도전체 패턴(177)을 포함한다. 이때, 유지 축전기용 도전체 패턴(177)도 화소 영역의 가장자리에서 블랙 매트릭스(BM)와 중첩되어 화소의 개구율을 충분히 확보할 수 있으며, 유지 전극(133)과 게이트 절연막(140)만을 사이에 두고 중첩되어 좁은 중첩 면적으로 최적의 유지 용량을 확보할 수 있다. 이때, 유지 축전기용 도전체 패턴(177)은 드레인 전극(175)에 연결되어 있으나 분리될 수도 있다.

<25> 데이터 배선(171, 173, 175, 177, 179) 및 이들이 가리지 않는 반도체층(150) 상부에는 산화 규소 또는 질화 규소의 무기 물질 또는 유기 물질 또는 $\text{Si}:\text{O}:\text{C}$ 또는 $\text{Si}:\text{O}:\text{F}$ 등을 포함하며 화학 기상 증착으로 형성되는 저유전율 절연 물질로 이루어진 보호막(180)이 형성되어 있다. 이때, 보호막(180)은 단일막일 수 있으며, 다층막일 수도 있으며, 반도체층(150)에는 질화 규소의 절연막이 접하며, 패드들이 형성되어 있는 패드부에서는 유지 물질을 완전히 제거하는 것이 바람직하다.

<26> 보호막(180)에는 유기 축전기용 도전체 패턴(177) 및 데이터 패드(179)를 각각 드러내는 접촉 구멍(187, 189)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트 패드(125)를 드러내는 접촉 구멍(182)이 형성되어 있다.

<27> 보호막(180) 상부에는 접촉 구멍(187)을 통하여 유지 축전기용 도전체 패턴(177) 및 드레인 전극(175)과 전기적으로 연결되어 있으며 화소에 위치하는 화소 전극(190)이 형성되어 있다. 또한, 보호막(180) 위에는 접촉 구멍(182, 189)을 통하여 각각 게이트 패드(125) 및 데이터 패드(179)와 연결되어 있는 보조 게이트 패드(92) 및 보조 데이터 패드(97)가 형성되어 있다. 여기서, 화소 전극(190)과 보조 게이트 및 데이터 패드(92, 97)는 투명한 도전 물질인 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등으로 이루어져 있다. 하지만, 반사형의 액정 표시 장치인 경우에 화소 전극(190)은 은 또는 은 합금 또는 알루미늄 또는 알루미늄 합금 등과 같이 반사도를 가지는 도전 물질로 이루어질 수도 있다.

<28> 이러한 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 어레이 기판의 구조에서는 유지 배선(131, 133)을 화소 영역의 가장자리에 블랙 매트릭스(BM)와 중첩하도록 배치하여 화소의 개구율을 확보하는 동시에 화소 전극(190)과 연결되는 유지 축전기 도전체 패턴(177)과 게이트 절연막(140)만을 사이에 두고 중첩시켜 유지 축전기를 형성함으로써 유지 용량을 충분히 확보할 수 있다.

<29> 한편, 제조 비용을 최소화하기 위하여 반도체층과 데이터 배선을 하나의 감광막 패턴을 이용한 사진 식각 공정으로 제조하여 완성한 액정 표시 장치용 박막 트랜지스터 어레이 기판에서는 반도체층과 데이터 배선이 유사한 패턴을 가질 수 있으며, 이러한 구조에 대하여 도면을 참조하여 상세하게 설명하기로 한다.

<30> 먼저, 도 4 내지 도 6을 참고로 하여 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 단위 화소 구조에 대하여 상세히 설명한다.

<31> 도 4는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 어레이 기판의 배치도이고, 도 5 및 도 6은 각각 도 4에 도시한 박막 트랜지스터 어레이 기판을 V-V' 선 및 VI-VI' 선을 따라 잘라 도시한 단면도이다.

<32> 먼저, 절연 기판(110) 위에 저저항의 도전 물질로 이루어진 도전막을 포함 하는 게이트선(121), 게이트 패드(125) 및 게이트 전극(123)을 포함하는 게이트 배선이 형성되어 있다. 그리고, 유지 배선은 기판(110) 상부에 게이트선(121)과 평행하며 상판의 공통 전극에 입력되는 공통 전극 전압 또는 게이트 전압 따위의 전압을 외부로부터 인가받는 유지 전극선(131)과 유지 전극선(131)에 연결되어 있는 유지 전극(133)을 포함한다. 유지 전극(133)은 후술할 화소 전극(190)과 연결된 제1 유지 축전기용 도전체 패턴(177)과 중첩되어 화소의 전하 보존 능력을 향상시키는 유지 축전기를 이루며, 후술할 화소 전극(190)과 연결되어 있는 제2 유지 축전기용 도전체 패턴(176)과 이웃하는 화소 행에 게이트 신호를 전달하는 전단의 게이트선(121)의 중첩으로 발생하는 유지 용량이 충분한 경우 유지 배선(131, 133)은 형성하지 않을 수도 있다. 이러한 구조에서는 전단의 게이트선(121)과 후술할 제2 유지 축전기용 도전체 패턴(176)과 중첩시켜 유지 용량을 형성하기 때문에 유지 배선(131, 133)에는 전단의 게이트선(121)에 인가되는 게이트 신호가 전달되는 것이 바람직하다.

<33> 게이트 배선(121, 125, 123) 및 유지 배선(131, 133) 위에는 질화 규소(SiN_x) 따위로 이루어진 게이트 절연막(140)이 형성되어 게이트 배선(121, 125, 123) 및 유지 배선(131, 133)을 덮고 있다.

<34> 게이트 절연막(140) 위에는 다결정 규소로 이루어진 반도체 패턴(152, 156)이 형성되어 있으며, 반도체 패턴(152, 156) 위에는 인(P) 따위의 n형 또는 p형 불순물로 고농

도로 도핑되어 있는 비정질 규소 따위로 이루어진 저항성 접촉층(ohmic contact layer)

패턴 또는 중간층 패턴(163, 165, 166)이 형성되어 있다.

<35> 저항성 접촉층 패턴(163, 165) 위에는 제1 실시예와 같이 저저항을 가지는 도전 물질로 이루어진 도전막을 포함하는 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 있는 데이터선(171), 데이터선(171)의 한쪽 끝에 연결되어 외부로부터의 화상 신호를 인가받는 데이터 패드(179), 그리고 데이터선(171)의 분지인 박막 트랜지스터의 소스 전극(173)으로 이루어진 데이터선부를 포함하며, 또한 데이터선부(171, 179, 173)와 분리되어 있으며 게이트 전극(123) 또는 박막 트랜지스터의 채널부(C)에 대하여 소스 전극(173)의 반대쪽에 위치하는 박막 트랜지스터의 드레인 전극(175)을 포함한다. 또한, 데이터 배선은 유지 전극(133) 위에 위치하고 있는 제1 유지 축전기용 도전체 패턴(177)과 전단의 게이트선(121) 상부의 저항성 접촉층 패턴(166) 위에 위치하며 후술할 화소 전극(190)과 중첩되어 있는 제2 유지 축전기용 도전체 패턴(176)을 포함한다. 유지 배선(131, 133)을 형성하지 않을 경우 제1 유지 축전기용 도전체 패턴(177) 또한 형성하지 않는다.

<36> 데이터 배선(171, 173, 175, 176, 177, 179)은 알루미늄 또는 알루미늄 합금 또는 크롬 또는 몰리브덴 또는 몰리브덴 합금 또는 탄탈륨 또는 티타늄으로 이루어진 도전막을 포함할 수 있다.

<37> 접촉층 패턴(163, 165, 166)은 그 하부의 반도체 패턴(152, 156)과 그 상부의 데이터 배선(171, 173, 175, 176, 177, 179)의 접촉 저항을 낮추어 주는 역할을 하며, 데이터 배선(171, 173, 175, 176, 177, 179)과 완전히 동일한 형태를 가진다. 즉, 데이터선부 중간층 패턴(163)은 데이터선부(171, 179, 173)와 동일하고, 드레인 전극용 중간층

패턴(163)은 드레인 전극(173)과 제1 유지 축전기용 도전체 패턴(177)과 동일하며, 제2 유지 축전기용 중간층 패턴(166)은 유지 축전기용 도전체 패턴(176)과 동일하다.

<38> 한편, 반도체 패턴(152, 156)은 박막 트랜지스터의 채널부(C)를 제외하면 데이터 배선(171, 173, 175, 176, 177, 179) 및 저항성 접촉층 패턴(163, 165, 166)과 동일한 모양을 하고 있다. 구체적으로는, 유지 축전기용 반도체 패턴(156)과 제2 유지 축전기용 도전체 패턴(177) 및 유지 축전기용 접촉층 패턴(166)은 동일한 모양이지만, 박막 트랜지스터용 반도체 패턴(152)은 데이터 배선 및 접촉층 패턴의 나머지 부분과 약간 다르다. 즉, 박막 트랜지스터의 채널부(C)에서 데이터선부(171, 179, 173, 177), 특히 소스 전극(173)과 드레인 전극(175)이 분리되어 있고 데이터선부 중간층(163)과 드레인 전극용 접촉층 패턴(165)도 분리되어 있으나, 박막 트랜지스터용 반도체 패턴(152)은 이곳에서 끊어지지 않고 연결되어 박막 트랜지스터의 채널을 생성한다.

<39> 데이터 배선(171, 173, 175, 176, 177, 179) 및 데이터 배선으로 가리지 않는 반도체층(152) 상부에는 질화 규소 또는 산화 규소 또는 낮은 유전율을 가지는 유기 물질 또는 Si:O:C , Si:O:F 등을 포함하며 화학 기상 증착으로 형성된 저유전율 CVD 물질로 이루어진 보호막(180)이 형성되어 있다.

<40> 보호막(180)은 제1 유지 축전기용 도전체 패턴(177), 데이터 패드(179) 및 유지 축전기용 도전체 패턴(176)을 드러내는 접촉구멍(187, 189, 186)을 가지고 있으며, 또한 게이트 절연막(140)과 함께 게이트 패드(125)를 드러내는 접촉 구멍(182)을 가지고 있다.

<41> 보호막(180) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판의 전극과 함께 전기장을 생성하는 화소 전극(190)이 형성되어 있다. 화소 전극(190)은 ITO 또는 IZO

따위의 투명한 도전 물질로 만들어지며, 접촉 구멍(187)을 통하여 드레인 전극(175) 및 제1 유지 축전기용 도전체 패턴과 물리적·전기적으로 연결되어 화상 신호를 전달받는다. 화소 전극(190)은 또한 이웃하는 게이트선(121) 및 데이터선(171)과 중첩되어 개구율을 높이고 있으나, 중첩되지 않을 수도 있다. 또한 화소 전극(190)은 접촉 구멍(186)을 통하여 제2 유지 축전기용 도전체 패턴(176)과도 연결되어 제2 도전체 패턴(176)으로 화상 신호를 전달한다. 한편, 게이트 패드(125) 및 데이터 패드(179) 위에는 접촉 구멍(182, 189)을 통하여 각각 이들과 연결되는 보조 게이트 패드(92) 및 보조 데이터 패드(97)가 형성되어 있으며, 이들은 패드(125, 179)와 외부 회로 장치와의 접촉성을 보완하고 패드를 보호하는 역할을 하는 것으로 필수적인 것은 아니며, 이들의 적용 여부는 선택적이다.

<42> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

【발명의 효과】

<43> 이와 같이, 본 발명에서는 유지 배선을 화소 영역의 가장자리에 배치하고 화소 전극과 연결되어 있는 유지 축전기용 도전체 패턴과 중첩시킴으로써 유지 용량을 충분히 확보하는 동시에 개구율 극대화할 수 있다.

【특허 청구범위】

【청구항 1】

절연 기판,

상기 절연 기판 상부에 형성되어 있으며, 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 절연 기판 상부에 형성되어 있으며, 유지 전극선 및 상기 유지 전극선에 연결되어 있으며 화소 영역의 가장자리에 위치하는 유지 전극을 포함하는 유지 배선,

상기 게이트 배선 및 상기 유지 배선을 덮는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층 패턴,

상기 게이트 절연막 또는 상기 반도체층 패턴 상부에 형성되어 있으며, 상기 게이트선과 교차하여 상기 화소 영역을 정의하는 데이터선, 상기 데이터선에 연결되어 있으며 상기 반도체층 패턴 상부에 위치하는 소스 전극, 상기 게이트 전극을 중심으로 상기 소스 전극과 마주하며 상기 반도체층 상부에 위치하는 드레인 전극 및 상기 게이트 절연막을 사이에 두고 상기 유지 전극과 중첩하여 유지 축전기를 이루는 제1 유지 축전기용 도전체 패턴을 포함하는 데이터 배선,

상기 드레인 전극 및 상기 제1 유지 축전기용 도전체 패턴과 전기적으로 연결되어 있는 화소 전극

을 포함하는 박막 트랜지스터 어레이 기판.

【청구항 2】

제1항에서,

상기 드레인 전극과 상기 제1 유지 축전기용 도전체 패턴은 서로 연결되어 있는 박막 트랜지스터 어레이 기판.

【청구항 3】

제1항에서,

상기 화소 영역의 가장자리에서 전단의 상기 게이트선과 중첩되어 유지 축전기를 이루는 제2 유지 축전기용 도전체 패턴을 더 포함하는 박막 트랜지스터 어레이 기판.

【청구항 4】

제1항에서,

상기 화소 전극과 상기 드레인 전극 및 상기 제1 유지 축전기용 도전체 패턴 사이에 형성되어 있는 보호막을 더 포함하는 박막 트랜지스터 어레이 기판.

【청구항 5】

제1항에서,

상기 소스 및 드레인 전극 사이의 채널부를 제외한 상기 반도체층 패턴은 상기 데이터 배선과 동일한 패턴을 가지는 박막 트랜지스터 어레이 기판.

【청구항 6】

제1항에서,

상기 반도체층 패턴과 상기 데이터 배선 사이에 형성되어 있으며, 상기 데이터 배선과 동일한 패턴을 가지는 박막 트랜지스터 어레이 기판.

【청구항 7】

제1항의 상기 박막 트랜지스터 어레이 절연 기판을 포함하는 액정 표시 장치.

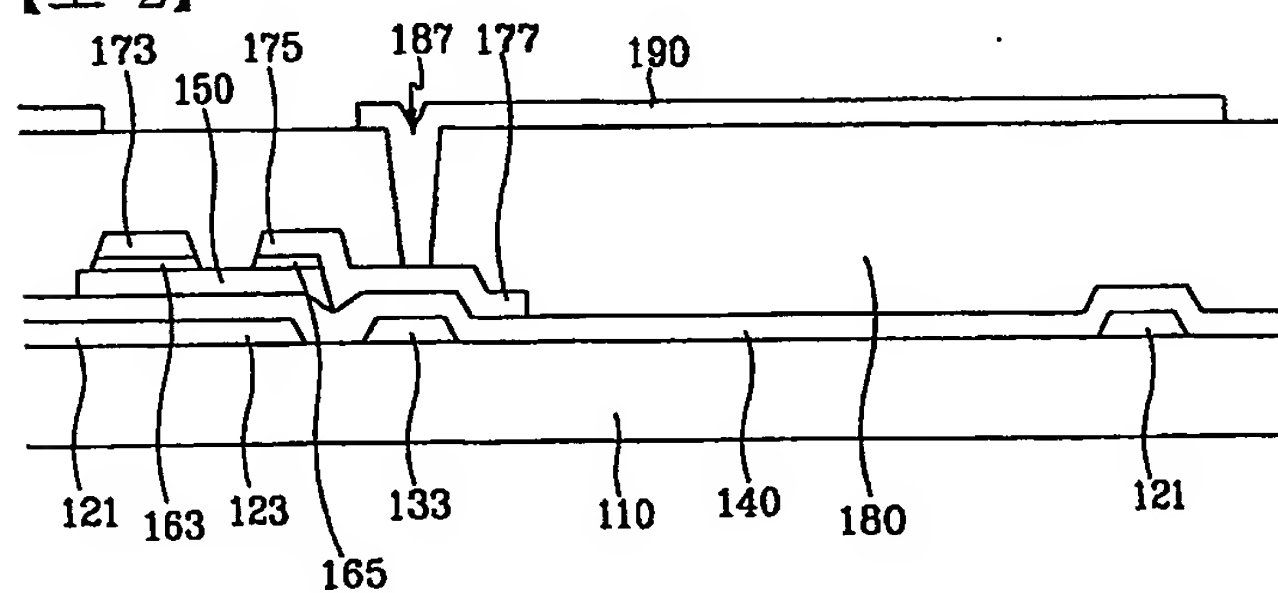
【청구항 8】

제7항에서,

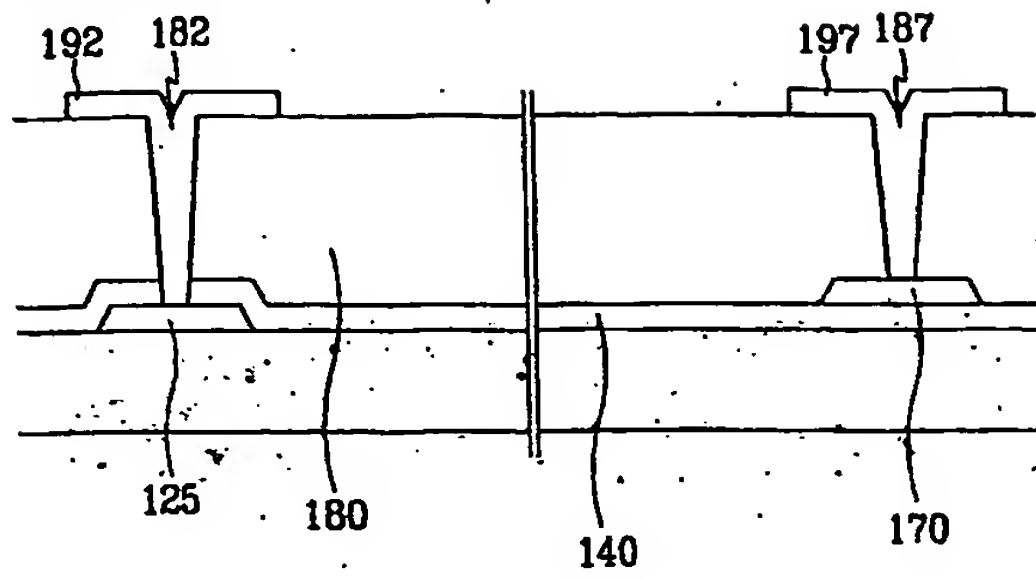
상기 화소 영역에 개구부를 가지며, 적어도 일부는 상기 제1 유지 축전기용 도전체 패턴과 중첩되어 있는 블랙 매트릭스를 더 포함하는 액정 표시 장치.

【도면】

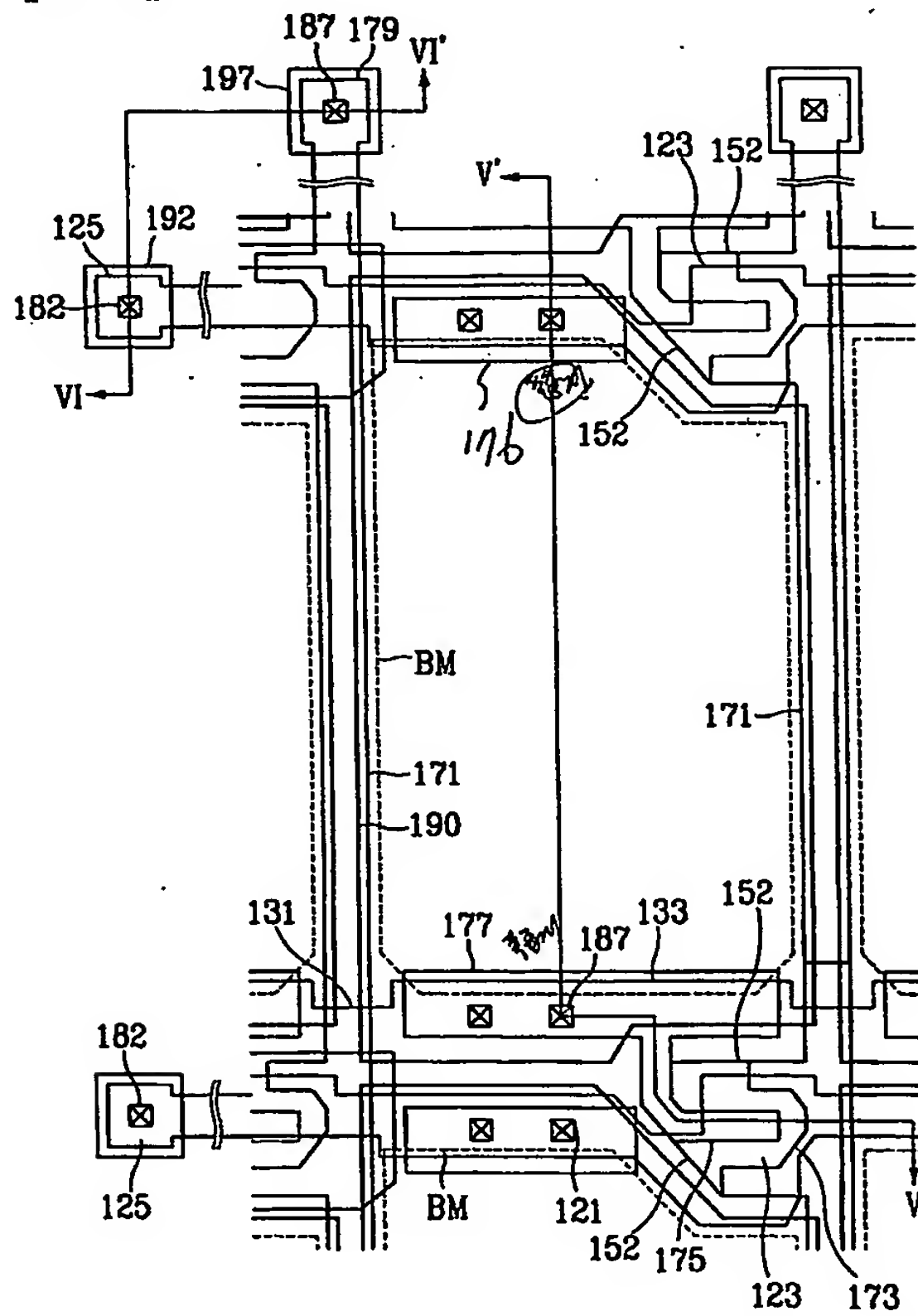
【도 1】



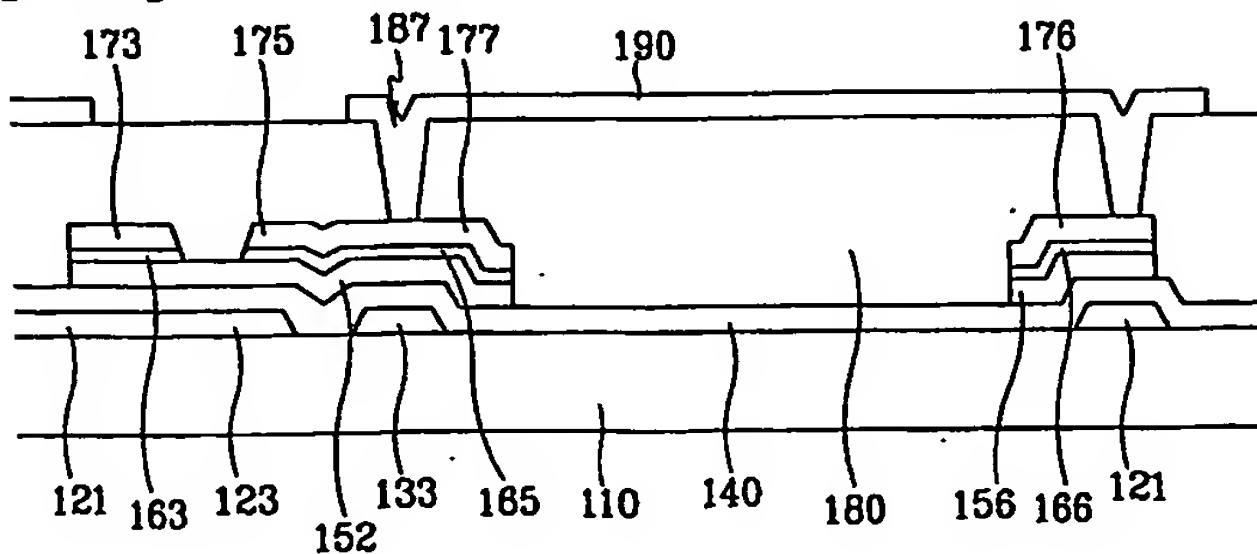
【도 3】



【도 4】



【도 5】



【도 6】

